

Univerza v Ljubljani
Fakulteta za elektrotehniko



Marko Panger

MP3 Predvajanik

Seminarska naloga – Elektronska ve-ja II

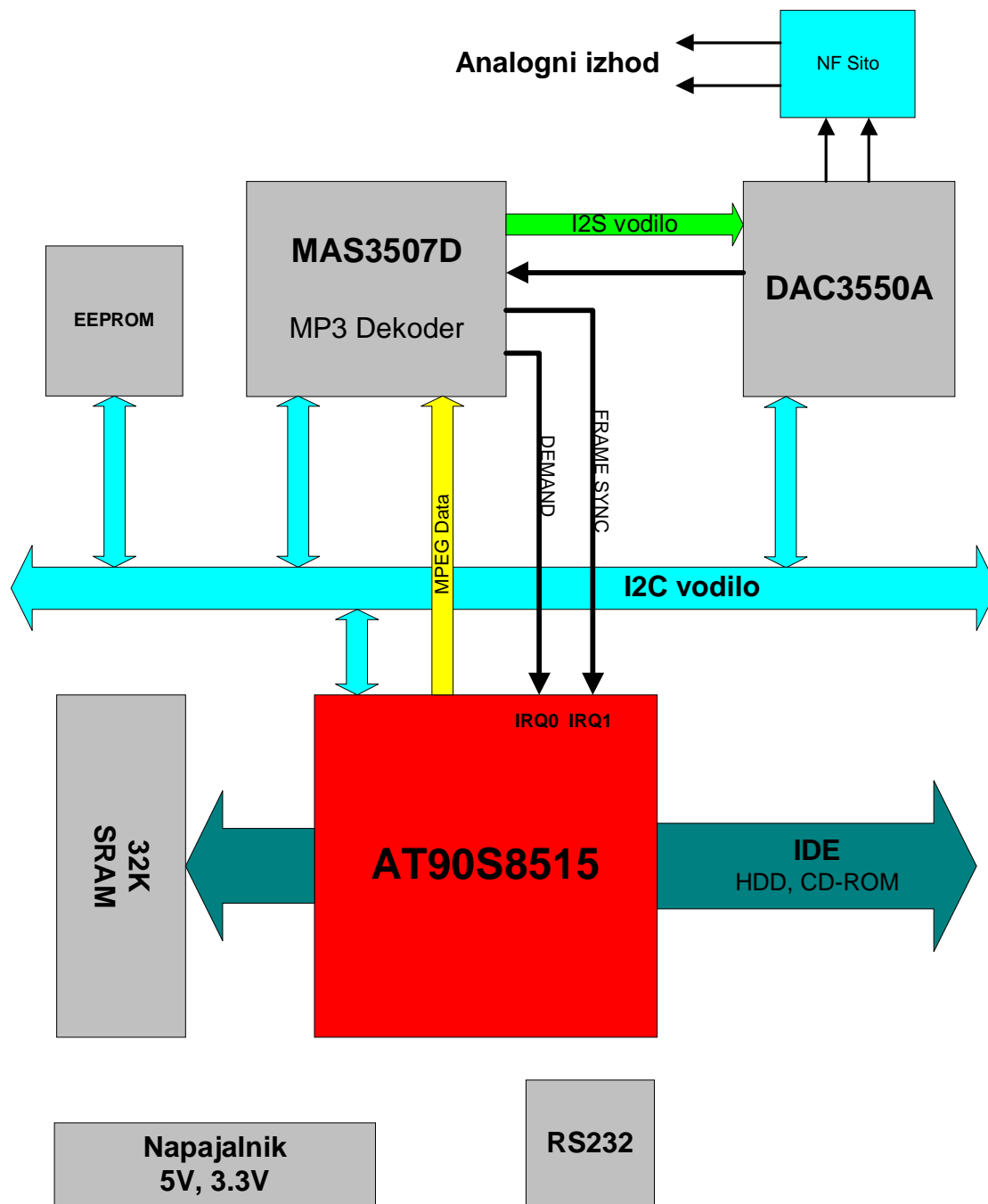
4. letnik, 2000/2001

Ljubljana, 15. julija 2001

1. UVOD

V seminarski nalogi skušam predstaviti zasnovo vezja, ki omogoča dekodiranje in predvajanje pesmi v MP3 formatu.

2. BLOK SHEMA VEZJA



Srce vezja je Atmel-ov krmilnik serije AVR. To je zmogljiv 8-bitni RISC krmilnik, ki povezuje druga integrirana vezja med seboj v delujočo celoto. Podatke zajema preko IDE vodila in jih začasno shrani v statični pomnilnik. DSP procesor preko signala DEMAND javi krmilniku, da zahteva nove podatke, le- ta pa jih prebere iz pomnilnika in mu jih posreduje preko SPI vodila. Vezje MAS3507D opravi potrebno dekodiranje MP3 podatkov in jih preko I²S vodila pošilja D/A pretvorniku, ki jih dokončno preoblikuje v analogno obliko primerno za priključitev na končno stopnjo.

Po vezju je speljano I²C vodilo, ki omogoča glavnemu krmilniku, da krmili DSP procesor, D/A konverter in EEPROM pomnilnik. Tako ima možnost nastavljanja parametrov, ki vplivajo na sam zvok (barva tona, glasnost,...) pa tudi pridobivanja informacij o pesmi, ki se trenutno izvaja (ime, čas trajanja, frekvenca vzorčenja,...). Druga funkcija vodila je priključevanje zunanjih enot na vezje. To je lahko bodisi tipkovnica ali zaslon. S takim pristopom vezje zaključimo v samostojno celoto, sam uporabnik pa se nato odloči kašen bo uporabniški vmesnik.

Omogočanje je tudi priključitev vezja na osebni računalnik, a je ta opcija bolj v razvojne namene.

Na vezju je seveda tudi napajalnik, saj integrirana vezja zahtevajo tako 5V, kot 3.3V napajanje (vir težav!).

3. OPIS VEZJA

V tem poglavju bom podrobneje opisal sklope, ki jih lahko smatramo kot celoto.

3.1 Krmilniški del

Kot sem že opisal je jedro vezja Atmel-ov krmilnik. AT90S8515 sem izbral iz več razlogov:

1. dostopno ima notranje vodilo (enostavna priključitev zunanjega pomnilnika)
2. RISC arhitektura, ki z MPIS/Mhz in primerno zasnovanim SW-jem brez večjih težav opravlja vse predvidene naloge
3. omogoča nalaganje kode v sistemu (ISP – In System Programable, hitro razvijanje SW)
4. je dobavljiv
5. uporabniku prijazno razvojno okolje

Zunanji pomnilnik je priključen preko port-ov A in C, pri čemer je pri prvem časovno multipleksirano podatkovno in naslovno vodilo (in IDE). Potreben zapah podatkov opravlja vezje IC4. Obenem se na omenjena porta priključuje še 16 – bitno IDE vodilo. Pri pisanju SW je potrebno paziti, da se hkrati ne omogoči izhodov pomnilnika (IC5) in IDE vodila. V nasprotnem primeru bo dragoceni Atmelov mlinček odpotoval na zasluženi počitek v sveta letovišča. Upor R31 preprečuje omenjeno kolizijo ob vklopu.

Posebno skrb zahteva prilagoditev napetostih nivojev med IC1, IC2 in IC3. Prva dva sta namreč 3.3V nista pa 5V tolerantna.

Prilagoditev nazvdol, torej iz 5V na 3.3V opravlja IC6. Nand vrata (vezava negator) v izvedbi »odprti kolektor (OC)« imata R21 in R22 vezana na 3.3V, kar ob logični 0 na vhodu, da 3.3V (pull-up) na izhodu, ob logični 1 pa 0V. Seveda, je to potrebno upoštevati v SW in podatke negirati.

Prilagoditev navzgor omogočata T1 in T2, NMOS tranzistorja. R23 in R24 sta vezana na 5V. Obenem vhodni signal (DEMAND, FRAME) negirata, kar se odlično sklada s prekinitveno logiko IC3. Le ta je »negativno aktivna«.

Prilagoditvi, bi se bilo moč izogniti, saj IC3 zahteva najmanj 3V kot visok nivo. Ob morebitnem padcu napajalne napetosti ali motnji bi lahko IC3 sprejemal lažne signale !

Integrirana vezja, ki podpirajo I²C so zasnovana tako, da imajo vhode/izhode 5V tolerantne. V tem primeru prilagoditev ni potrebna, je pa vodilo tipa OC zato sta prisotna R25 in R26. IC3 je na vodilu vedno »master«, vsi ostali pa »slave«. Vodilo je prisotno tudi na konektorju JP1. S tem pridobimo na fleksibilnost pri izbiri uporabiškega vmesnika.

IC9 je opravlja prilagajanje nivojev za RS232. Komunikacija z osebnim računalnikom služi predvsem v testne namene, saj lahko na računalniški terminal izpisuje razne statusne podatke.

3.2 MP3 dekodirnik in D/A pretvornik

Oba vezja, IC1 in IC2 sta produkta proizvajalca Micronas. Sta namensko narejena za dekodiranje MP3 signalov in se odlično skladata. Oba omogočata nastavitve internih parametrov preko I²C vodila. Nastavlja se lahko praktično vse. Od glasnosti pa vse do spreminjanje samega algoritma za dekodiranje.

Podatke iz IC3 serijsko pošiljamo v IC2, ko le ta to zahteva preko DEMAND prekinitve. To se dogaja približno vsakih 14ms. Ko prepozna ustrezne podatke, jih začne dekodirati, preko prekinitve FRAME pa uspešnost javi. Takrat lahko preko I²C vodila na ustreznih lokacijah v IC2 preberemo podatke o trenutno predvajanju pesmi. Z upori R12 do R17 nastavimo začetne nastavitve, ki se zapahnejo ob resetu. Možna je tudi naknadna sprememba.

IC2 se »hrani« z uro 14.3138 Mhz, ki jo generira IC1.

Dekodirani podatki se preko I²S vodila pošiljajo v IC1. IC1 je klasični audio D/A pretvornik, ki pa omogoča tudi ostale analogne vhode (mešanje), opcije pa nisem podprl (naslednja verzija ?!). IC1 ima vgrajena dva operacijska ojačevalnika, katerih vhodi so uporabniku dostopni. Z njimi sem izvedel rekonstrukcijsko sito, katerega mejna frekvenca je približno na 24 Khz.

3.3 Napajalnik

Klasika !, 5V napajanje je izvedeno z LM7805. Malce več dela je z 3.3V napajanjem. Ker v slovenskih trgovinah ni moč dobiti primerne integriranega vezja, sem to izvedel z znanim LM317.

4. Zbirni jezik, C, prevajalnik, in operacijski sistem

»Embedded« sistemi – prava poslastica zame! Interakcija SW in HW zahteva detaljno poznavanje čipovja, samega sistema in spretno prijeme pri pisanju SW – resnično ožemanje možganov se tu šele začne, verjemite mi !!

Pisanje SW sem začel v zbirnem jeziku. Direktni dostop do HW in popolna kontrola nad krmilnikom sta seveda povsem na pravem mestu, a se ob tako veliki količini kode hitro izkažeta kot prevelik zalogaj. Rešitev je na dlani – programski jezik C.

Potrebno je bilo podpreti I²C protokol, IDE vmesnik, časovno multipleksiranje zunanega pomnilnika in IDE vodila in še cel kup stvari, ki se tičejo kontrole drugih integriranih vezij. V

nastajanju je tudi manjši operacijski sistem, ki pa ni klasični »time sharing«, temveč »job sharing«, kjer imajo posamezna opravila prednost pred ostalimi.

5. Brez težav seveda na gre

Težave so se začele že pri samem tiskanem vezju. Zaščitni lak je ponekod prekril kontaktno površino, tako da je bila večina integriranih vezij slabo zaspajkana.

Naj še omenim, da sta tako IC1, kot IC2 precej nova produkta podjetja Micronas. Dokumentacija je zelo slabo napisana in šele v fazi nastajanja. Tako sta me največ nepotrebne časa vzeli prav napaki v dokumentaciji. Kondenzator C9 mora biti 2.2 μ F in ne 2.2nF. IC1 se ob tako nizki vrednosti C9 pravilo ne resetira in vezje ne deluje pravilno. Druga večja nerodnost je DC – DC pretvornik, ki ga vsebuje IC2. Četudi se ga ne uporablja (moj primer) ga je potrebno nujno omogočiti, saj je v nasprotnem primeru IC2 popolnoma brez življenja. Tudi to sem odkril že popolnoma v obupu.

6. Zaključka ni, so le novi izivi !

Zaključka še ne morem napisati, ker je pred mano še veliko dela. Odpraviti je potrebno še vse »skrite« napake, zagotoviti stabilnost v delovanju in seveda narediti še uporabniški vmesnik.

Ko bom vse to dokončal, se bo najverjetneje nabralo že toliko novih idej, da bo druga, izboljšana verzija že v nastajanju !!