



Preklopni DC-DC pretvornik navzdol

Seminarska naloga pri predmetu
Elektronska vezja

Miha Mlakar
64030134

Logatec, april 2010

KAZALO

UVOD	2
GLAVNI DEL	3
1. Osnovno vezje:	3
2. Sinhrono vezje:	3
3. Opis in analiza uporabljenega vezja:	4
3.1. Izhodiščni parametri:	4
3.2. Shema vezja	4
3.3. Opis vezja:	5
3.4. Analiza vezja:	5
3.5. Opis programske kode:	7
4. Meritve in rezultati:	8
5. Popis materiala:	10
ZAKLJUČEK	11
DODATKI	12

UVOD

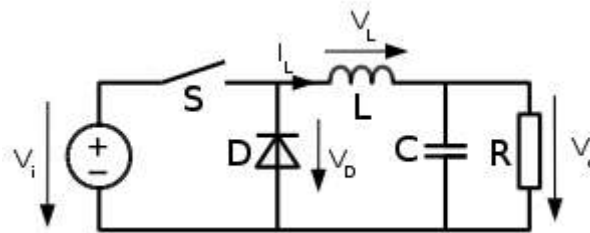
Za seminarsko nalogo sem se odločil izdelati preklopni DC-DC napetostni pretvornik, saj pri laboratorijskem delu v elektroniki nastavljen vir napetosti pogosto pride prav. Poleg tega bom to vezje kot enega izmed podsklopov uporabil tudi v nekem bolj kompleksnem vezju. Vezje je sicer namenjeno močem le nekaj vatov, saj bom z njim pretvarjal izhodno napetost sončne celice moči 2W, pri kateri napetost ne presega 25V. Gre za sinhroni stikalni DC-DC pretvornik navzdol, kjer s pulzno-širinsko modulacijo signala, ki krmili stikalno vezje, nastavljamo izhodno napetost.

Vezje bo kasneje omogočalo tudi merjenje in prikazovanje izhodne napetosti ter toka, ki se pretaka v breme, iz tega pa tudi moč, ki se na bremenu troši. Te vrednosti bom lahko torej preprosto prikazujemo na dodanem LCD zaslonu, z manjšimi dopolnitvami programske kode pa bom lahko vezje dopolnil v napetostni regulator, ki bo držal konstantno napetost na izhodu. V prvi fazi bom napetost na izhodu nastavljal ročno z uporovnim potenciometrom.

GLAVNI DEL

1. Osnovno vezje:

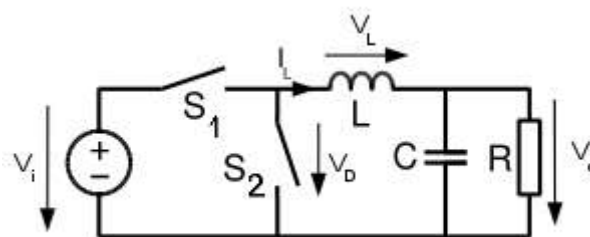
Na *sliki 1* je prikazano osnovno vezje stikalnega napetostnega pretvornik navzdol. Stikalo S je izvedeno z n-MOS tranzistorjem, za diodo pa uporabimo Schottky izvedbo, ki ima nižji padec napetosti v prevodni smeri in hitreje prehaja iz zapore v prevajanje. Tuljavo dimenzioniramo tako, da zadovoljimo pogoj o maksimalni valovitosti toka skozi njo, upoštevati pa je potrebno tudi maksimalen tok tuljave. Kot bomo videli kasneje, je izhodna napetost odvisna od razmerja časov, ko je stikalo sklenjeno in ko je razklenjeno, valovitost izhodne napetosti pa je v veliki meri odvisno od upornosti bremena in kapacitivnosti na izhodu.



Slika 1: napetostni pretvornik navzdol

2. Sinhrono vezje:

Pri sinhronem vezju, ki je prikazano na *sliki 2*, namesto diode uporabimo drugi n-MOS tranzistor, ki ima v prevajanju precej nižjo upornost $R_{DS\,ON}$ od diode. S tem zmanjšamo izgube vezja v stanju OFF, ko je stikalo S_2 sklenjeno, moramo pa poskrbeti za sinhrono krmiljenje obeh stikal, ki ne smeta biti hkrati sklenjena, saj bi s tem povzročili kratek stik na vhodu. Pojavi se tudi nova težava, če v stanju OFF, tok skozi tuljavo pade na nič (tuljava odda vso nakopičeno energijo) in začne teči preko stikala 2 v nasprotno smer. Temu stanju s tujko pravimo discontinuous mode in njegovo preprečevanje je eden izmed pomembnejših izzivov pri načrtovanju. Da se temu izognemo, moramo to stanje zaznati in stikalo 2 razkleniti.



Slika 2: sinhroni napetostni pretvornik navzdol

3. Opis in analiza uporabljenega vezja:

3.1. Izhodiščni parametri:

Aplikacija, v kateri se bo vezje uporabljalo, določa izhodišča za načrtovanje vezja. V mojem primeru je to pretvorba napetosti sončne celice moči 2W na napetost 3,3V. Izhodna napetost sončne celice se v odvisnosti od osvetljenosti nahaja med 12V in 25V. Bremenska upornost zaenkrat nima realne osnove, je pa poznavanje bremena pomembno za izračun elementov vezja, zato sem izbral upornost 10Ω. Izberemo si še največjo dopustno valovitost toka tuljave in izhodne napetosti, določimo pa tudi frekvenco, s katero bomo krmilili stikala S1 in S2. Zapišem lahko izhodiščne parameter za načrtovanje vezja.

$$V_i = (12V, 25V)$$

$$V_o = 3,3V$$

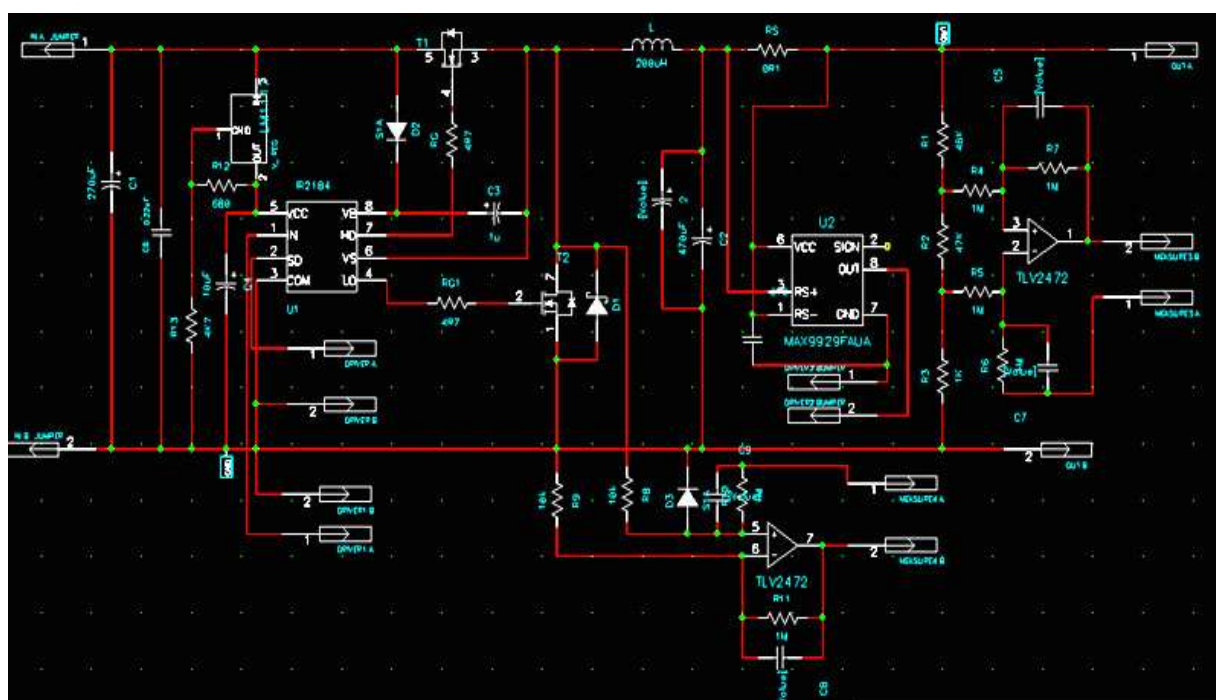
$$f_{PWM} = 30kHz$$

$$\Delta V_{o\max} = 0,05V$$

$$\left(\frac{\Delta I_L}{I_{LSR}} \right) < 0,8$$

$$R = 35\Omega$$

3.2. Shema vezja



Slika 3: Shema izdelanega vezja.

3.3. Opis vezja:

Gre za sinhroni stikalni pretvornik, kjer n-MOS T1 in n-MOS T2 predstavljata stikala 1 in 2. Da zagotovimo čimhitrejše preklope in s tem čimmanj izgub na stikalih, jih krmilimo z MOSFET driverjem IR2184, pri katerem z enim samim vhodnim signalom krmilimo oba stikala naenkrat. Integrirano vezje IR2184 napajam z nastavljivim napetostnim regulatorjem LM1117, ki je z uporoma R12 in R13 nastavljen na 10V, da napetost na pinu ne preseže maksimalne dovoljene vrednosti. Kondenzatorja C1 in C6 skrbita za začasno shranjevanje energije sončne celice na vhodu v času, ko je T1 zaprt, in za glajenje vhodne napetosti, C2 pa skrbi za glajenje napetosti na izhodu. Tuljava je dimenzionirana tako, da valovitost toka skozi njo ne preseže dovoljene vrednosti, ki pa je določena tako, da tok skozi tuljavo vedno teče proti bremenu (continuous mode).

V vezju sem z operacijskima ojačevalnikoma, ki sta uporabljena kot odštevalnika, omogočil merjenje izhodne napetosti in detektiranje pozitivne napetosti na T2, ki v času OFF pomeni, da tok teče v nasprotno smer, in je potrebno T2 zapreti, da se izognemo nepotrebni izgubam. Za merjenje izhodnega toka sem uporabil integrirano vezje MAX 9929, ki ima območje napetosti na izhodu že prilagojeno vhodnemu območju A/D pretvornika, meri pa tok posredno prek napetosti na uporu $R_S=0,1\Omega$. Ker signalizira tudi predznak napetosti na R_S , torej smer toka, bi ga lahko uporabil nameto odštevalnika za preprečevanje nasprotnega toka. Kot rečeno bom merilni del vezja uporabil kasneje, saj je predvsem potrebno zagotoviti ustrezno filtriranje visokofrekvenčnih špic, ki se v vezju dogajajo, in pa dodati zaščitne diode, ki bodo preprečile previsoko napetost na A/D pretvorniku, ki bo te vrednosti bral. Pri testiranju vezja sem namreč že uničil A/D pretvornike na enem mikrokrmilniku.

3.4. Analiza vezja:

V osnovi analizo delovanja stikalnega pretvornika razdelimo v dva koraka, in sicer v stanje ON (T1 odprt, T2 zaprt) ter stanje OFF (T1 zaprt, T2 odprt).

a) Tranzistor T1 odprt, T2 zaprt (ON):

Razmere so prikazane na *sliki 4a*. Tranzistor T1 prevaja in na tuljavi se pojavi razlika napetosti med vhodom in izhodom

$$V_L = V_i - V_o, \quad \frac{V_L}{L} = \frac{di_L}{dt} = \frac{\Delta I_L}{t_{ON}} > 0.$$

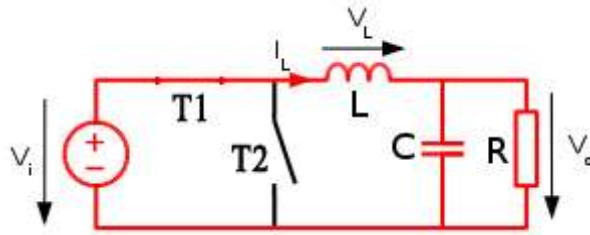
Konstantna napetost na tuljavi povzroči linearno naraščanje toka in v tuljavi se kopiči energija.

b) Tranzistor T1 zaprt, T2 odprt (OFF):

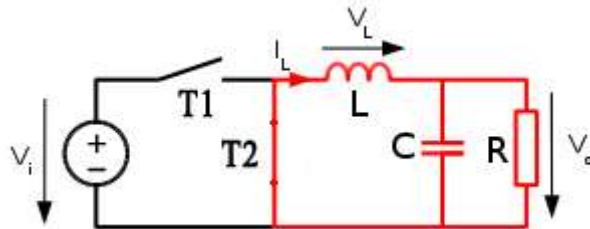
Razmere so prikazane na *sliki 4b*. Ko transistor T1 zapremo, tuljava začne sproščati nakopičeno energijo skozi sklenjen tokokrog preko tranzistorja T2. Napetost tuljave lahko sedaj zapišemo

$$V_L = V_{DS\ ON2} - V_o \cong -V_o, \quad \frac{V_L}{L} = \frac{di_L}{dt} = \frac{\Delta I_L}{t_{OFF}} < 0$$

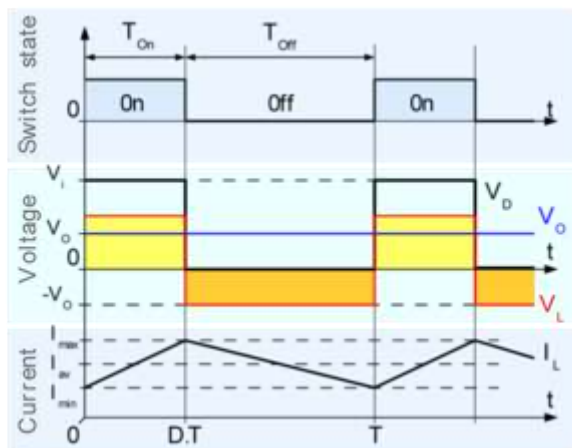
Tuljava sprošča nakopičeno energijo, zato tok skozi tuljavo sedaj linearno pada, kar pomeni, da je napetost na tuljavi spremenila predznak.



Slika 4a: stanje ON.



Slika 4b: stanje OFF.



Slika 5: Časovni potek signalov v periodičnem stacionarnem stanju.

V ustaljenem stanju tuljava v stanju ON sprejme toliko energije, kot jo potem v stanju OFF odda. Pojavi se periodično ustaljeno stanje, katerega signali so prikazani na *sliki 5*. Zapišemo lahko

$$|\Delta I_{LON}| = |\Delta I_{LOFF}|$$

$$\frac{V_i - V_o}{L} \cdot t_{ON} = \frac{V_o}{L} \cdot t_{OFF}$$

$$V_o = \frac{t_{ON}}{t_{ON} + t_{OFF}} \cdot V_i$$

Ob upoštevanju $t_{ON} + t_{OFF} = T_{PWM} = \frac{1}{f_{PWM}}$ dobimo pri mejnih vrednostih vhodne napetosti

trajanje stanj ON in OFF, ki povzročijo željeno izhodno napetost $V_o = 3,3 \text{ V}$

$$t_{ON} = \frac{V_o}{V_i} \cdot \frac{1}{f_{PWM}} \Rightarrow t_{ON} = [4,4 ; 9,2] \mu\text{s}$$

$$t_{OFF} = \frac{1}{f_{PWM}} - t_{ON} \Rightarrow t_{OFF} = [24,2 ; 28,9] \mu\text{s}$$

Zapišimo še inženirsko bolj pomenljiv *duty cycle* (pri obeh mejnih vrednostih vhodne napetosti), ki pove kolikšen del periode traja stanje ON

$$\text{duty cycle} = 100 \cdot \frac{t_{ON}}{t_{ON} + t_{OFF}} = 100 \cdot f_{PWM} \cdot t_{ON} = [13,2 ; 27,6] \%$$

Izračunajmo induktivnost tuljave, ki mora pri vseh vhodnih napetostih zadovoljiti pogoj o maksimalni valovitosti toka tuljave.

$$\left(\frac{\Delta I_L}{I_{LSR}} \right) < 0,8$$

V enačbo vstavimo zapis za srednjo vrednost in valovitost toka

$$I_{LSR} = \frac{V_o}{R} = 94 \text{ mA}$$

$$\Delta I_L = \frac{(V_{i \max} - V_o)}{L} \cdot t_{ON \min} = \frac{(V_{i \min} - V_o)}{L} \cdot t_{ON \max}$$

Ko jo preoblikujemo, dobimo minimalno induktivnost tuljave, ki zadovolji pogoj

$$L > \frac{(V_{i \max} - V_o) \cdot t_{ON \min} \cdot R}{0,8 \cdot V_o} = 1,266 \text{ mH}$$

Za konec izračunajmo še maksimalen tok skozi tuljavo, saj nam tudi ta vrednost narekuje izbor prave tuljave iz kataloga

$$I_{L \max} = I_{LSR} + \frac{\Delta I_L}{2} = \frac{V_o}{R} + \frac{(V_{i \max} - V_o)}{L} \cdot t_{ON \min} = 170 \text{ mA}$$

3.5. Opis programske kode:

Programska koda teče v operacijskem sistemu *Rtos*, profesorja Janeza Puhana. Operacijski sistem na 20ms po vrsti kliče funkcije *scan_ad_0*, *string_driver* in *lcd_driver_1*. Za operacijski sistem sem se odločil, ker je tako najlažje dodajati nova opravila, izboljša pa se tudi stabilnost programske kode.

Scan_ad_0 prebere analogni signal potenciometra, s katerim nastavljam *duty cycle* in obenem nastavi PWM signal, ki krmili tranzistorja T1 in T2.

Funkcija *string_driver* pripravi obliko izpisa na LCD zaslon, *lcd_driver_1* pa ta izpis dejansko izvede.

4. Meritve in rezultati:

R=35	$V_i= 12$		$V_i= 15$		$V_i= 20$		$V_i= 25$	
duty	V_o izmer	V_o izrač	V_o izmer	V_o izrač	V_o izmer	V_o izrač	V_o izmer	V_o izrač
0	0	0	0	0	0	0		0
10	1,15	1,2	1,34	1,5	1,91	2	2,37	2,5
20	2,24	2,4	2,73	3	3,9	4	4,82	5
30	3,46	3,6	4,31	4,5	5,66	6	7,31	7,5
40	4,5	4,8	5,68	6	7,79	8	9,55	10
50	5,66	6	7,03	7,5	9,69	10	11,89	12,5
60	6,88	7,2	8,44	9	11,45	12	14,5	15
70	7,95	8,4	10	10,5		14	16,77	17,5
80	9,13	9,6		12		16	19,28	20
90	10,26	10,8		13,5		18		22,5
100				15		20		25

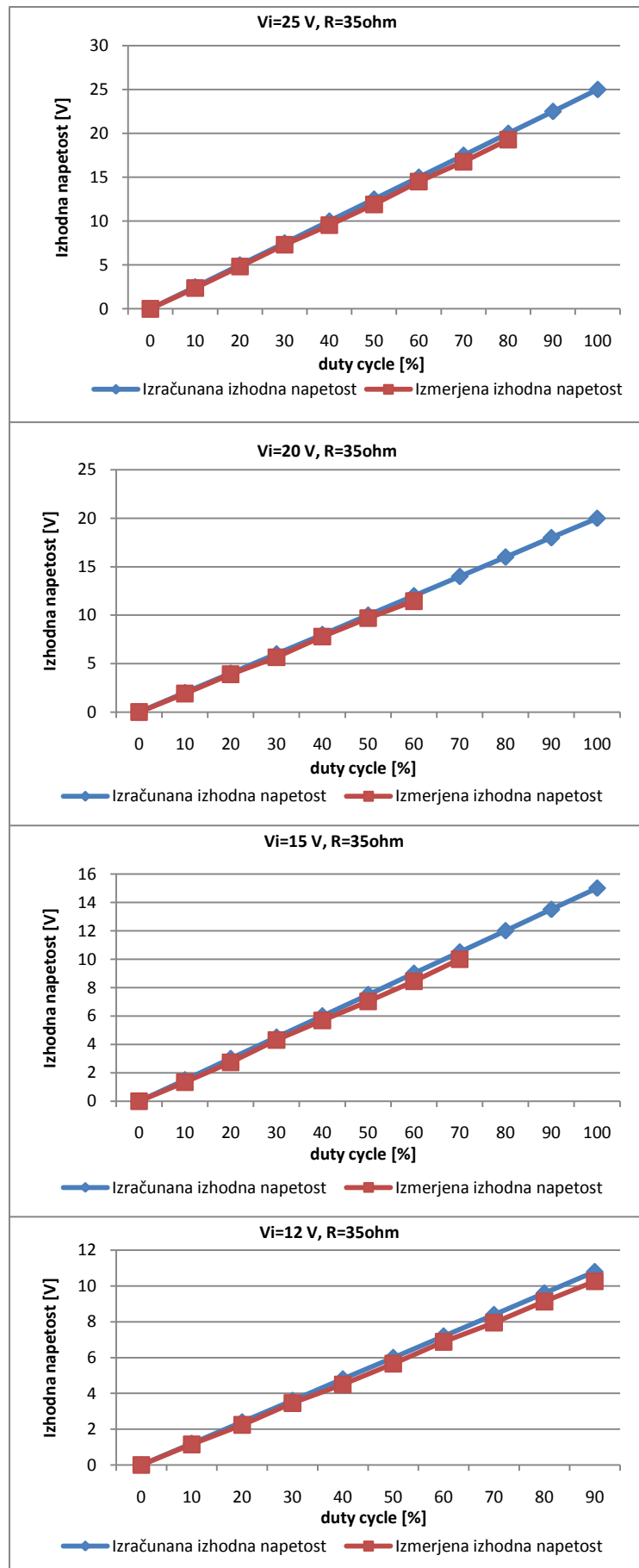
Tabela1: Izračunane in izmerjene vrednosti izhodne napetosti v odvisnosti od trajanja stanja ON
Uporabil sem tokovno omejitvev na vhodu vezja, zato meritev ni bila možna za vse vrednosti *duty*.

$V_o=3,3$	V_i	duty izmer	duty izrač
R=35	12,5	28	26
	15	23	22
	17,5	20	19
	20	17	17
	25	14	13

Tabela2: Izračunana in izmerjena vrednost *duty cycle* v odvisnosti od V_{in} .

$V_o=3,3$	V_i	duty izmer	duty izrač
R=15	12,5	28	26
	15	24	22
	17,5	20	19
	20	17	17
	25	14	13

Tabela3: Izračunana in izmerjena vrednost *duty cycle* v odvisnosti od V_{in} .



Graf1: Izhodne napetosti v odvisnosti od *duty cycle* in vhodne napetosti.

5. Popis materiala:

Count	ComponentName	RefDes	Value
1 COND	C3	SMD-B	1u
1 COND	C4	SMD-B	10uF
1 COND1	C1	CAP 10X16	270uF
1 COND1	C2	CAP 10X16	470uF
1 COND2	2	SMD-A	0,47u
4 COND3	C5	0805	0,1u
	C7		
	C8		
	C9		
1 COND3	C6	0805	0.22uF
1 COND3	C10	0805	1u
2 DIODE	D2	DO-214AC (SMA) S1A	
	D3		
1 FSD6910	1	SO-8	
1 IND	L	TULJAVA	360uH
1 IR2184	U1	SOIC8NA	IR2184
7 JUMPER	DRIVER	JMP2	
	DRIVER1		
	DRIVER2		
	IN		
	MEASURE3		
	MEASURE4		
	OUT		
1 MAX9929FAUA	U2	UMAX8	
1 RES	RS	0805	0R1
1 RES	R3	0805	1K
6 RES	R4	0805	1M
	R5		
	R6		
	R7		
	R10		
	R11		
1 RES	R13	0805	4K7
2 RES	RG	0805	4R7
	RG1		
2 RES	R8	0805	10k
	R9		
1 RES	R1	0805	46K
1 RES	R2	0805	47K
1 RES	R12	0805	680
1 SHOTKY1	D1	DO-214AC (SMA)	
1 TLV2472	U4	SOIC8NA	
1 V_REG	U5	SOT-223	LM1117

ZAKLJUČEK

Izdelan stikalni preklopnik na koncu relativno dobro opravlja svojo nalogo, so pa izboljšave seveda možne na kar nekaj področjih. Največje izboljšave so možne pri izdelave tiskanega vezja. Zaradi hitrih preklonov se v vezju pojavijo visoki napetostni impulzi, ki so predvsem rezultat induktivnosti tuljave, v manjši meri pa tudi drugih parazitnih induktivnosti. Temu se lahko v veliki meri izognemo s pravilno razporeditvijo elementov na tiskano vezje, krajšanjem kritičnih linij, in drugimi ukrepi. Izpopolniti se da tudi programska koda, ki bi omogočala razne varnostne funkcije, kot je kratek stik na izhodu, detekcija bremena in podobno.

Ker gre za prvo vezje, ki sem ga v celoti načrtal in izdelal sam, sem kot rečeno z rezultatom kar zadovoljen. Prav zaradi zgoraj omenjenih pomankljivosti, ki sem se jih do neke mere zavedal že pred načrtovanjem, sem vezje izdelal za zelo majhne moči, v prihodnje pa je cilj izdelati tudi verzijo za moči nekje do 100W, seveda ob upoštevanju vseh izboljšav.

DODATKI

International
IR Rectifier

Data Sheet No. PD60174 Rev.D

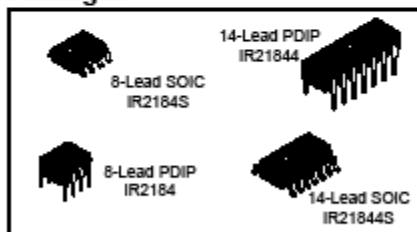
IR2184(4)(S)

HALF-BRIDGE DRIVER

Features

- Floating channel designed for bootstrap operation
Fully operational to +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V and 5V input logic compatible
- Matched propagation delay for both channels
- Logic and power ground +/- 5V offset.
- Lower di/dt gate driver for better noise immunity
- Output source/sink current capability 1.4A/1.8A

Packages



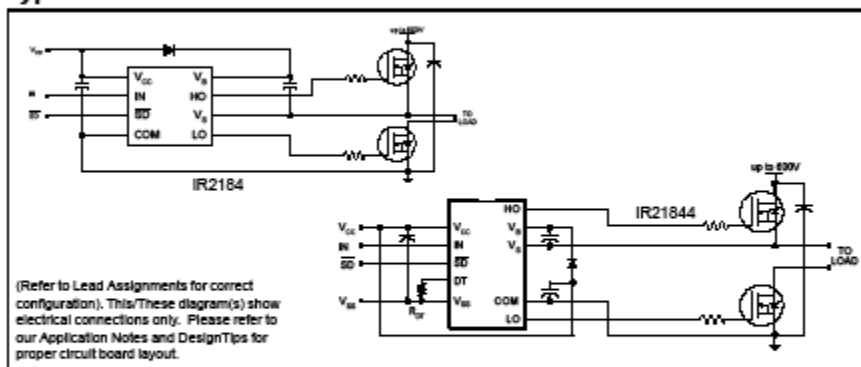
Description

The IR2184(4)(S) are high voltage, high speed power MOSFET and IGBT drivers with dependent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. The logic input is compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 600 volts.

IR2181/IR2183/IR2184 Feature Comparison

Part	Input logic	Cross-conduction prevention logic	Dead-Time	Ground Pins	Tot/Totf
2181	HIN/LIN	no	none	COM	180/220 ns
21814				VSS/COM	
2183	HIN/LIN	yes	Internal 500ns Program 0.4 – 5 us	COM	180/220 ns
21834				VSS/COM	
2184	IN/SO	yes	Internal 500ns Program 0.4 – 5 us	COM	680/270 ns
21844				VSS/COM	

Typical Connection



www.irf.com

1

19-4251; Rev 0; 8/08



-0.1V to +28V Input Range, Micropower, Uni-/Bidirectional, Current-Sense Amplifiers

MAX9928/MAX9929

General Description

The MAX9928/MAX9929 low-cost, uni-/bidirectional, high-side, current-sense amplifiers are ideal for monitoring battery charge and discharge currents in notebooks, cell phones, and other portable equipment. These devices feature a wide -0.1V to +28V input common-mode voltage range, low 20 μ A supply current with VOS less than 0.4mV, and a gain accuracy better than 1.0%. The input common-mode range is independent of the supply voltage, ensuring that the current-sense information remains accurate even when the measurement rail is shorted to ground.

The MAX9928F/MAX9928T feature a current output with transconductance ratios of 5 μ A/mV and 2 μ A/mV, respectively. An external resistor converts the output current to a voltage, allowing adjustable gain so that the input sense voltage can be matched to the maximum ADC input swing. The MAX9929F/MAX9929T have a voltage output and integrate a 10k Ω output resistor for fixed voltage gains of 50V/V and 20V/V, respectively.

A digital SIGN output indicates direction of current flow, so the user can utilize the full ADC input range for measuring both charging and discharging currents.

The MAX9928/MAX9929 are fully specified over the -40°C to +125°C automotive temperature range, and available in 6-bump UCSP™ (1mm x 1.5mm) and 8-pin μ MAX® packages. The UCSP package is bump-to-bump compatible with the MAX4372_EBT.

UCSP is a trademark and μ MAX is a registered trademark of Maxim Integrated Products, Inc.

Pin Configurations and Typical Operating Circuit appear at end of data sheet

Features

- ◆ Wide -0.1V to +28V Common-Mode Range, Independent of Supply Voltage
- ◆ 2.5V to 5.5V Operating Supply Voltage
- ◆ 20 μ A Quiescent Supply Current
- ◆ 0.4mV (max) Input Offset Voltage
- ◆ Gain Accuracy Better than 1% (max)
- ◆ SIGN Output Indicates Current Polarity
- ◆ Two IOUT Transconductance Versions Available
2 μ A/mV (MAX9928T)
5 μ A/mV (MAX9928F)
- ◆ Two VOUT Gain Versions Available
20V/V (MAX9929T)
50V/V (MAX9929F)
- ◆ Pin Compatible with the MAX4372 in UCSP
- ◆ Available in Ultra-Small 3x2 UCSP (1mm x 1.5mm) and 8-Pin μ MAX Packages

Applications

- Monitoring Charge/Discharge Currents in Portable/Battery-Powered Systems
- Notebook Computers
- General-System/Board-Level Current Monitoring
- Smart-Battery Packs/Chargers
- Precision Current Sources
- Smart Cell Phones
- Super Capacitor Charge/Discharge

Ordering Information

PART	OUTPUT TYPE	GAIN	PIN-PACKAGE	TOP MARK	PKG CODE
MAX9928FALJA+	Current	$G_m = 5\mu\text{A/mV}$	8 μ MAX	—	U8-1
MAX9928FABT+T†	Current	$G_m = 5\mu\text{A/mV}$	3x2 UCSP	+AAA	R61A1+1
MAX9928TALJA+	Current	$G_m = 2\mu\text{A/mV}$	8 μ MAX	—	U8-1
MAX9928TABT+T†	Current	$G_m = 2\mu\text{A/mV}$	3x2 UCSP	+AAC	R61A1+1
MAX9929FALJA+	Voltage	$A_V = 50\text{V/V}$	8 μ MAX	—	U8-1
MAX9929FABT+T†	Voltage	$A_V = 50\text{V/V}$	3x2 UCSP	+AAB	R61A1+1
MAX9929TALJA+*	Voltage	$A_V = 20\text{V/V}$	8 μ MAX	—	U8-1
MAX9929TABT+T†	Voltage	$A_V = 20\text{V/V}$	3x2 UCSP	+AAD	R61A1+1

Note: All devices are specified over the -40°C to +125°C operating temperature range.

+Denotes a lead-free/RoHS-compliant package.

*Future product—contact factory for availability.

†The MAX9928_ABT and the MAX9929_ABT use Package Code R61A1+1 with backside coating to minimize die chipping.



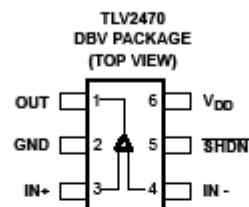
Maxim Integrated Products 1

For pricing, delivery, and ordering information, please contact Maxim Direct at 1-888-629-4642, or visit Maxim's website at www.maxim-ic.com.

TLV2470, TLV2471, TLV2472, TLV2473, TLV2474, TLV2475, TLV247xA
FAMILY OF 600- μ A/Ch 2.8-MHz RAIL-TO-RAIL INPUT/OUTPUT
HIGH-DRIVE OPERATIONAL AMPLIFIERS WITH SHUTDOWN

SLOS232C - JUNE 1999 - REVISED DECEMBER 2003

- CMOS Rail-To-Rail Input/Output
- Input Bias Current . . . 2.5 pA
- Low Supply Current . . . 600 μ A/Channel
- Ultra-Low Power Shutdown Mode
 - $I_{DD(SHDN)}$. . . 350 nA/ch at 3 V
 - $I_{DD(SHDN)}$. . . 1000 nA/ch at 5 V
- Gain-Bandwidth Product . . . 2.8 MHz
- High Output Drive Capability
 - ± 10 mA at 180 mV
 - ± 35 mA at 500 mV
- Input Offset Voltage . . . 250 μ V (typ)
- Supply Voltage Range . . . 2.7 V to 6 V
- Ultra Small Packaging
 - 5 or 6 Pin SOT-23 (TLV2470/1)
 - 8 or 10 Pin MSOP (TLV2472/3)



description

The TLV247x is a family of CMOS rail-to-rail input/output operational amplifiers that establishes a new performance point for supply current versus ac performance. These devices consume just 600 μ A/channel while offering 2.8 MHz of gain-bandwidth product. Along with increased ac performance, the amplifier provides high output drive capability, solving a major shortcoming of older micropower operational amplifiers. The TLV247x can swing to within 180 mV of each supply rail while driving a 10-mA load. For non-RRO applications, the TLV247x can supply ± 35 mA at 500 mV off the rail. Both the inputs and outputs swing rail-to-rail for increased dynamic range in low-voltage applications. This performance makes the TLV247x family ideal for sensor interface, portable medical equipment, and other data acquisition circuits.

FAMILY PACKAGE TABLE

DEVICE	NUMBER OF CHANNELS	PACKAGE TYPES					SHUTDOWN	UNIVERSAL EVM BOARD
		PDIP	SOIC	SOT-23	TSSOP	MSOP		
TLV2470	1	8	8	6	—	—	Yes	Refer to the EVM Selection Guide (Lit# SLOU060)
TLV2471	1	8	8	5	—	—	—	
TLV2472	2	8	8	—	—	8	—	
TLV2473	2	14	14	—	—	10	Yes	
TLV2474	4	14	14	—	14	—	—	
TLV2475	4	16	16	—	16	—	Yes	

A SELECTION OF SINGLE-SUPPLY OPERATIONAL AMPLIFIER PRODUCTS[†]

DEVICE	V_{OP} (V)	V_{IQ} (μ V)	BW (MHz)	SLEW RATE (V/ μ s)	I_{DD} (per channel) (μ A)	OUTPUT DRIVE	RAIL-TO-RAIL
TLV247X	2.7 - 6.0	250	2.8	1.5	600	± 35 mA	I/O
TLV245X	2.7 - 6.0	20	0.22	0.11	23	± 10 mA	I/O
TLV246X	2.7 - 6.0	150	6.4	1.6	550	± 90 mA	I/O
TLV277X	2.5 - 6.0	360	5.1	10.5	1000	± 10 mA	O

[†] All specifications measured at 5 V.



Please be aware that an Important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS INSTRUMENTS
 POST OFFICE BOX 655305 • DALLAS, TEXAS 75285

Copyright © 1999–2003, Texas Instruments Incorporated